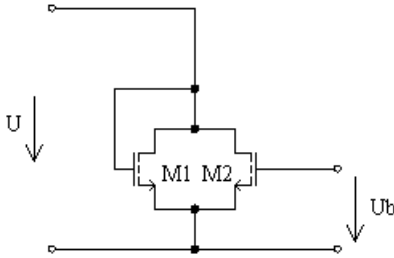


Feszültség-vezérelt lineáris ellenállás

Olyan két növekményes MOS tranzisztort tartalmazó kapcsolást mutatunk be, amely egy feszültséggel vezérelhető értékű lineáris ellenállást valósít meg [1]. A kapcsolásban alkalmazhatóak p-, és n-MOS tranzisztorok is.

1. A kapcsolás

Az 1. ábrán látható a lineáris ellenállást megvalósító kapcsolat. Az $M1$ tranzisztor gate-je és drainje azonos pontra van kötve (dióda-kapcsolás), így amennyiben megfelelően nagy vezérlő feszültséget kap ahhoz, hogy kinyisson, mindenképpen telítéses tartományban fog működni:



1. ábra. A vezérelhető lineáris ellenállás kapcsolása

$$I_{d1} = \frac{K_1}{2} \cdot (U - V_{T1})^2, \quad V_{T1} \leq U \quad (1)$$

ahol V_{T1} az $M1$ tranzisztor nyitó feszültsége és $K_1 = \mu \cdot C_{ox} \cdot W_1/L_1$. Ha $U < V_{T1}$, akkor nem folyik át áram a tranzisztoron.

Az $M2$ tranzisztort a lineáris (trióda) tartományban üzemeltetjük. Ennek feltétele az, hogy a vezérlő feszültsége elég nagy legyen ahhoz, hogy a tranzisztor ne kerüljön telítésbe. A lineáris tartományban való maradás feltétele:

$$U < U_b - V_{T2} \quad (2)$$

Ekkor $M2$ áramára a következő összefüggés írható fel [2]:

$$I_{d2} = K_2 \left((U_b - V_{T2})U - \frac{U^2}{2} \right), \quad 0 \leq U \leq U_b - V_{T2} \quad (3)$$

A kapcsoláson átfolyó áram (I) a két tranzisztor drain-áramainak összegével fog megegyezni. Feltéve, hogy a tranzisztorok mérete és anyagi paraméterei azonosak: $K = K_1 = K_2$. Ekkor:

$$I = I_{d1} + I_{d2} \quad (4)$$

Alakítsuk át az 1. és 3. egyenleteket:

$$I_{d1} = \frac{K}{2} (U^2 - 2 \cdot U \cdot V_{T1} + V_{T1}^2) \quad (5a)$$

$$I_{d2} = \frac{K}{2} (2 \cdot U_b \cdot U - 2 \cdot V_{T2} \cdot U - U^2) \quad (5b)$$

Ezek után behelyettesítve a 4. egyenletbe:

$$I = \frac{K}{2} (2 \cdot U (U_b - V_{T1} - V_{T2}) + V_{T1}^2) \quad (6)$$

Látható, hogy az áram a feszültség lineáris függvénye, így az ekvivalens ellenállás a következőképpen írható fel:

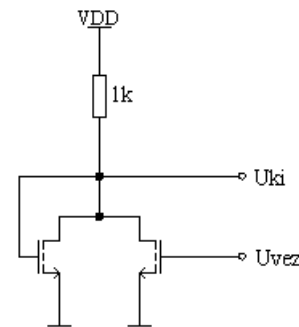
$$R_{ekv} = \frac{1}{K (U_b - V_{T1} - V_{T2})} \quad (7)$$

Feltéve, hogy a két tranzisztor nyitófeszültsége is megegyezik, az összefüggés tovább egyszerűsödik:

$$R_{ekv} = \frac{1}{K (U_b - 2 \cdot V_T)} \quad (8)$$

2. Az áramkör szimulációja

A lineáris ellenállás viselkedésének szimulációja a 2. ábrán látható kapcsolatban történt. A tranzisztorok mérete a következő volt: $W = W_1 = W_2 = 10 \mu m$, $L = L_1 = L_2 = 0,5 \mu m$, a tápfeszültség értéke: $V_{DD} = 3,3 V$ volt. A vezérlő feszültséget $0 V$ és $3,3 V$ között változtattuk, és feljegyeztük a kimeneti feszültség értékeit, amit egy táblázatban foglaltunk össze az adott pontokban érvényes ellenállás-értékkel együtt.

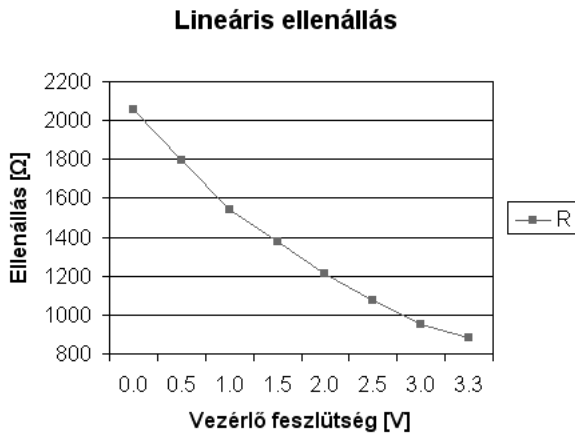


2. ábra. A vezérelhető lineáris ellenállás szimulációja

U_{vez}	U_{ki}	R_{ekv}
0	2,22	2055
0,50	2,12	1796
1,00	2,00	1538
1,50	1,91	1374
2,00	1,81	1214
2,50	1,71	1075
3,00	1,61	952
3,30	1,55	885

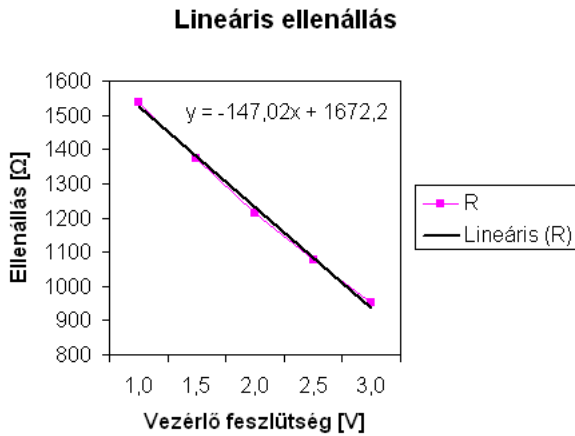
Az értékeket ábrázoltuk a 3. ábrán látható diagramon is. Látható, hogy körülbelül 1 és $3 V$ között tekinthető lineárisnak az ellenállás függése a vezérlő feszültségtől.

A lineáris tartományon a szimulált ellenállásértékekhez egy elsőfokú görbét illesztve a 4. ábrán látható eredményt



3. ábra. A szimuláció eredményei

kaphatjuk. Látható tehát, hogy az adott kapcsolás feszültséggel igen nagy tartományban vezérelhető ellenállást valósít meg.



4. ábra. A szimuláció eredményeire illesztett elsőfokú görbe

Hivatkozások

- [1] Moon, G.; Zaghloul, M. E.; Newcomb, R. W.: An Enhancement-Mode MOS Voltage-Controlled Linear Resistor with Large Dynamic Range. IEEE J. Circuits and Systems 37 (1990), 1284-1288
- [2] Franco Maloberti: Analog design for CMOS VLSI systems, Kluwer Academic Publishers, Boston, 2001.